

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-344019
 (43)Date of publication of application : 29.11.2002

(51)Int.Cl.

H01L 33/00
H01L 29/43

(21)Application number : 2001-142601
 (22)Date of filing : 14.05.2001

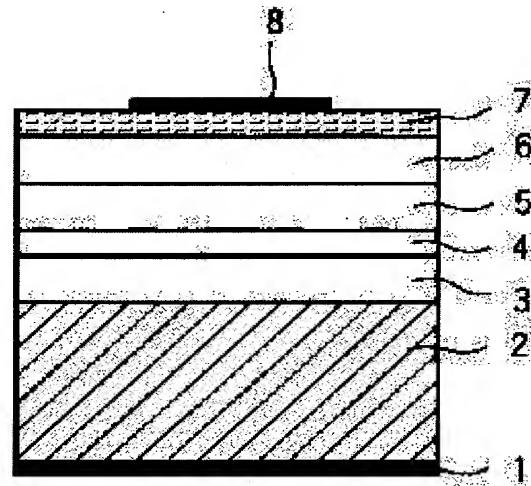
(71)Applicant : HITACHI CABLE LTD
 (72)Inventor : UNNO TSUNEHIRO
 KONNO TAIICHIRO
 SHIBATA KENJI

(54) LIGHT-EMITTING DIODE AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To constitute a light-emitting diode in a structure with the electrodes not being peeled off a transparent conductive film which is used as a current diffusion film at manufacturing of the diode.

SOLUTION: Recessed and projecting sections of 5-20 nm size are formed on the surface of the transparent conductive film 7, which is composed of an ITO through spraying method or performing wet etching, dry etching, sandblasting, polishing, etc.



LEGAL STATUS

[Date of request for examination] 16.06.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-344019

(P2002-344019A)

(43)公開日 平成14年11月29日 (2002.11.29)

(51)Int.Cl.*

H 01 L 33/00
29/43

識別記号

F I

テマコード* (参考)

H 01 L 33/00
29/46

E 4 M 1 0 4
H 5 F 0 4 1

審査請求 未請求 請求項の数6 O L (全 5 頁)

(21)出願番号 特願2001-142601(P2001-142601)

(22)出願日 平成13年5月14日 (2001.5.14)

(71)出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(72)発明者 海野 恒弘

茨城県土浦市木田余町3350番地 日立電線
株式会社アドバンスリサーチセンタ内

(72)発明者 今野 泰一郎

茨城県土浦市木田余町3350番地 日立電線
株式会社アドバンスリサーチセンタ内

(74)代理人 100116171

弁理士 川澄 茂

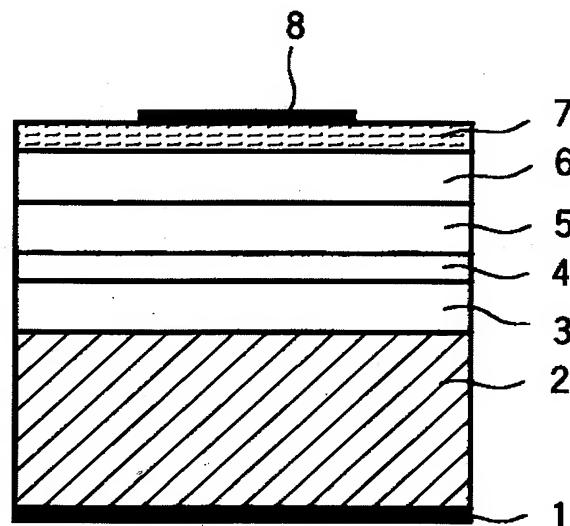
最終頁に続く

(54)【発明の名称】 発光ダイオード及びその製造方法

(57)【要約】

【課題】電流分散膜として透明導電膜を用いた発光ダイオードを製造する際に、透明導電膜からの電極剥がれを起こさない構造とする。

【解決手段】スプレー法を用いて、又はウエットエッチング、ドライエッチング、サンドブラスト、研磨などにより、ITOの透明導電膜7の表面に5nm以上で200nm以下の凹凸を形成する。



【特許請求の範囲】

【請求項1】第一導電型基板上に、半導体のp型層とn型層のヘテロ構造または活性層をp型とn型のクラッド層で挟んだダブルヘテロ構造を持つ発光部を形成し、その上に透明導電膜を形成し、その表面と裏面側に金属電極を形成し、透明導電膜側から光を取り出す発光ダイオードにおいて、

表面に5nm以上で200nm以下の凹凸を形成した透明導電膜を有することを特徴とする発光ダイオード。

【請求項2】第一導電型基板上に、半導体のp型層とn型層のヘテロ構造または活性層をp型とn型のクラッド層で挟んだダブルヘテロ構造を持つ発光部を形成し、その上に透明導電膜を形成し、その表面と裏面側に金属電極を形成する発光ダイオードの製造方法において、スプレー法を用いて、前記透明導電膜の表面に5nm以上で200nm以下の凹凸を形成することを特徴とする発光ダイオードの製造方法。

【請求項3】請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面をウエットエッティングすることにより、前記凹凸を形成することを特徴とする発光ダイオードの製造方法。

【請求項4】請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面をドライエッティングすることにより、前記凹凸を形成することを特徴とする発光ダイオードの製造方法。

【請求項5】請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面をサンドblastすることにより、前記凹凸を形成することを特徴とする発光ダイオードの製造方法。

【請求項6】請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面を研磨することにより、前記凹凸を形成することを特徴とする発光ダイオードの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、高輝度、且つ廉価な発光ダイオード及びその製造方法に関するものである。

【0002】

【従来の技術】従来、発光ダイオード (Light Emitting Diode: LED) 用エピタキシャルウェハは、ほとんど液相エピタキシャル成長法により作られていた。最近、有機金属気相成長法 (MOVPE法) により、発光ダイオード用エピタキシャルウェハが作られるようになってきた。これにより、GaN系の青色用、AlGaN系の緑色から黄色、橙色の発光ダイオードが普及してきた。

10 【0003】図3に従来のAlGaNP4元混晶ダブルヘテロ (DH) 構造を有するLEDの一例を示す。全てのエピタキシャル層はMOVPE法によって成長している。n型GaN基板21の上には、n型 (SiまたはSeドープ) GaAsバッファ層22、n型 (SiまたはSeドープ) AlGaNPクラッド層23、アンドープAlGaNP活性層24、p型 (亜鉛ドープ) AlGaNPクラッド層25を順番に形成している。23～25がAlGaNP4元ダブルヘテロ構造部分をなす。このp型AlGaNPクラッド層25の上に、p型 (亜鉛ドープ) AlGaNAsの電流分散層26を形成している。28はp側電極、29はn側電極である。

【0004】このような構造の発光ダイオードは、光の取り出し面中にある上部電極の直下での発光は、上部電極28に反射されてしまう為、外部に取り出すことができない。従って、発光ダイオードの輝度を向上させる為には、この上部電極直下での発光を低減させ、上部電極直下以外の場所での発光を増加させる必要がある。電流分散層26がその役割をしている。

【0005】上部電極28から供給された電流は、電流分散層26中でチップ横方向に広がり、その結果、上部電極直下以外の領域で発光する割合を高くしている。電流分散層26は、電気抵抗が低いほど効率良く横方向に電流を広げることができる為、電気抵抗を低くすることが望まれる。具体的には、キャリア濃度を高くすることと、膜厚を厚くすることで、低抵抗化を実現している。また、電流分散層26は、活性層24からの発光を透過する材料でなければならない。現状、電流分散層は、これららの条件を満足しているAlGaN層 (Al組成0.8以上) 又は、GaP層が使われている。これらの材料の電流分散層を用いて電流を横方向に十分に広げる為には、電流分散層26は8μm以上の膜厚が必要になる。

【0006】冒頭に述べたように、MOVPEにより、GaNやAlGaNのエピタキシャル層の形成が可能となり、短波長のLEDが可能となってきたが、電流分散層26となるべきp型で低抵抗のエピタキシャル層の成長が難しかった。すなわち、高キャリア濃度のp層を形成できないことから、電流分散膜を形成することが難しく、低抵抗が得られる別の半導体や膜厚を厚くするなどの対策をして、電流分散させていた。しかし、膜厚を厚くすると、LED用エピタキシャルウェハのコストが高くなってしまうという大きな問題があった。

【0007】これらの解決策の一つとして、電流分散層26に、金属酸化膜からなる透明導電膜、例えばITO (Indium Tin Oxide) 膜 (酸化インジウムに錫が添加されている材料) を用いることが考えられる。この方法を用いれば電流分散がITO膜等の透明導電膜で起こるため、半導体の電流分散層が要らなくなる。従って安価に

高輝度のLEDを生産できるようになる。

【0008】

【発明が解決しようとする課題】しかしながら、この金属酸化物系透明導電膜を半導体上に形成し、その上にワイヤボンディング用の金属電極を形成し、ワイヤボンディングすると、その時に、金属電極が透明導電膜から剥がれてしまうという問題があり、発光ダイオードチップを製作できないという問題があった。

【0009】そこで、本発明の目的は、上記課題を解決し、電流分散膜として透明導電膜を用いた発光ダイオードを製造する際に、透明導電膜からの電極剥がれを起こさない構造の発光ダイオード及びその製造方法を提供することにある。

【0010】

【課題を解決するための手段】上記目的を達するために、本発明は次のように構成したものである。

【0011】(1) 請求項1の発明に係る発光ダイオードは、第一導電型基板上に、半導体のp型層とn型層のヘテロ構造または活性層をp型とn型のクラッド層で挟んだダブルヘテロ構造を持つ発光部を形成し、その上に透明導電膜を形成し、その表面と裏面側に金属電極を形成し、透明導電膜側から光を取り出す発光ダイオードにおいて、表面に5nm以上で200nm以下の凹凸を形成した透明導電膜を有することを特徴とするものである。

【0012】(2) 請求項2の発明に係る発光ダイオードの製造方法は、第一導電型基板上に、半導体のp型層とn型層のヘテロ構造または活性層をp型とn型のクラッド層で挟んだダブルヘテロ構造を持つ発光部を形成し、その上に透明導電膜を形成し、その表面と裏面側に金属電極を形成する発光ダイオードの製造方法において、スプレー法を用いて、前記透明導電膜の表面に5nm以上で200nm以下の凹凸を形成することを特徴とするものである。

【0013】請求項3の発明は、請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面をウエットエッチングすることにより、前記凹凸を形成することを特徴とするものである。

【0014】請求項4の発明は、請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面をドライエッチングすることにより、前記凹凸を形成することを特徴とするものである。

【0015】請求項5の発明は、請求項2記載の発光ダイオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面をサンドブラストすることにより、前記凹凸を形成することを特徴とするものである。

【0016】請求項6の発明は、請求項2記載の発光ダ

イオードの製造方法において、前記スプレー法を用いる代わりに、透明導電膜を形成後に表面を研磨することにより、前記凹凸を形成することを特徴とするものである。

【0017】<発明の要点>本発明は、透明導電膜の表面に凹凸を形成することにより、電極の剥がれを防止するものである。透明導電膜の表面に形成する凹凸は、図2に示すように、5nm未満では凹凸が小さすぎて剥がれ防止効果が少なく、また200nmを超えると必要に大きくなるので、5nm以上で200nm以下の凹凸とするのがよい。

【0018】凹凸を形成する方法としては、最初から凹凸があるよう透明導電膜の形成方法を用いる方法と、透明導電膜を形成してから表面を荒らして凹凸を形成する方法がある。具体的には、スプレー法や、ウエットエッチング、ドライエッチング、サンドブラスト、研磨などを用いることができる。

【0019】

【発明の実施の形態】以下、本発明を図示の実施形態に基づいて説明する。

【0020】本発明の実施形態を説明するための発光ダイオードの構造を図1に示す。この発光ダイオードの構造は、第一導電型基板としてのn型のGaAs基板2上に、第一導電型クラッド層であるn型のAlGaInPクラッド層3と、AlGaInP活性層4と、第二導電型クラッド層であるp型のAlGaInPクラッド層5とから成る発光部があり、その上にp型AlGaInP電流分散層(第二導電型電流分散層)6、その上に透明導電膜としてSnドープIn₂O₃であるITO膜7があり、裏面にはn側用金属電極から成る基板側電極1が、表面側中央には円形の部分電極から成る表面側電極8がある。ここまで構造は従来の透明導電膜を用いた構造の発光ダイオードと同じであり、本発明はこの構造の発光ダイオードにおいて、透明導電膜たるITO膜7の表面側に5nm程度の凹凸を形成したことに特徴がある。

【0021】この発光ダイオードを製作するためには、まずn型のGaAs基板2上にMOVPE法により、n型AlGaInPクラッド層3、AlGaInP活性層4、p型AlGaInPクラッド層5、p型AlGaInP電流分散層6を成長させる。この成長は、すでに汎用となっており、4元LEDを生産しているところではどこでも容易にできる工程となっている。

【0022】このエピタキシャルウェハの表面に、ITO膜7をスプレー法により形成した。スプレー法は、SnO₂などの透明導電膜の形成方法としては良く知られているが、ITOの透明導電膜の形成方法としては用いられていない。LED用エピタキシャルウェハを500°Cに加熱した状態で、ITOの原料をシンナーで希釈した溶液をスプレーしながら、膜を形成していった。形成したITO膜7の表面は目視で観察すると、曇っている

よう見える。この表面をAFMにより観察してた結果、表面に5nm程度の凹凸があることが分かった。このITO膜7の上に、表面側電極8となるNi/Auの電極を形成した。また裏面のGaAs基板には、基板側電極1となるAuGe/Ni/Auの表面電極を形成した。このエピタキシャルウェハの表面電極をホトリソグラフィ工程により加工し、表面に円形の部分電極（表面側電極8）を形成した。

【0023】このエピタキシャルウェハを300μm角にダイシングし、ペアチップとした。このチップをステム状にダイボンディングにより実装し、ワイヤボンディングにより配線した。

【0024】図2に、透明導電膜であるITO膜表面の凹凸の大きさとパッド電極にワイヤボンディングした時の電極の剥がれの関係を示す。凹凸が1nmではワイヤボンディング時の電極の剥がれは50%もあったが、凹凸が5nmでワイヤボンディング時の電極剥がれは0.1%まで減ることがわかった。またITO膜の凹凸があり過ぎるとワイヤボンディング時のエピタキシャル層中に欠陥を生じ、信頼性が悪くなることが分かった。

【0025】ITO膜7の表面側に5nm程度の凹凸を形成した本実施形態の場合、ワイヤボンディング時の電極の剥がれは0.1%以下であった。

【0026】次に、上記ITO膜7をスパッタ法、蒸着法、イオンプレーティング法、CVD法により形成して、電極剥がれを比較してみた。これら的方法で形成したITO膜に電極を形成した場合には、ワイヤボンディング時に90%以上の電極が剥がれてしまった。この結果からは、ITO膜の形成方法により、電極の剥がれが依存しているように思われる。しかし、スプレー法によるITO膜と他の形成方法により形成したITO膜の差を見てみると、表面の凹凸に大きな差があることが観察された。スプレー法以外の方法で形成した場合のITO膜の表面の凹凸は5nm以下であることが分かった。

【0027】そこで、スパッタ法により形成したITO膜表面をサンドブラストにより、凹凸を形成した。この表面にNi/Auの電極を形成し、ワイヤボンディングのテストをしてみたところ、電極剥がれが起こらないことが分かった。

【0028】つまり電極剥がれを起こさないようにするためには、ITO膜の形成時に凹凸が発生するように形

成する方法と、平坦なITO膜を形成後に表面を荒らして凹凸を形成する方法と考えられる。従って、凹凸を形成しやすいスプレー法がITO膜の形成方法として望ましい。しかし平坦なITO膜を形成する方法でも、ウエットエッチング、ドライエッチング、サンドブラスト、研磨などにより表面に凹凸を形成しても効果のあることが分かった。

【0029】

【発明の効果】以上説明したように本発明によれば、スプレー法を用いて、又はウエットエッチング、ドライエッチング、サンドブラスト、研磨などにより、透明導電膜の表面に5nm以上で200nm以下の凹凸を形成するようにしたので、電極剥がれを防止することができる。

【0030】従って、本発明により、透明導電膜により電流分散するLEDチップの実装が可能となった。これにより、従来半導体の電流分散膜を厚く成長する必要があったが、薄くすることができるようになった。これにより、エピタキシャルウェハのコストを大幅に下げることができるようになった。

【0031】また透明導電膜の表面に凹凸が形成されたために、LEDチップからの光取出し率が向上した。光学素子の表面に凹凸を形成すると光取出しが良くなることはよく知られていることである。

【図面の簡単な説明】

【図1】本発明の実施形態に係る発光ダイオードの構造を示す断面図である。

【図2】凹凸の大きさと電極剥がれの関係を示した図である。

【図3】従来の発光ダイオードチップの外観図である。

【符号の説明】

1 基板側電極

2 n型のGaAs基板（第一導電型基板）

3 n型のAlGaInPクラッド層（第一導電型クラッド層）

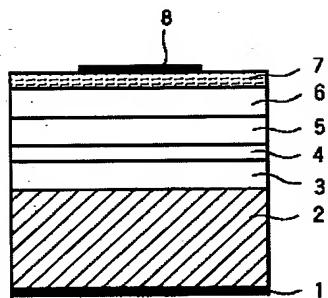
4 活性層

5 AlGaInPクラッド層（第二導電型クラッド層）

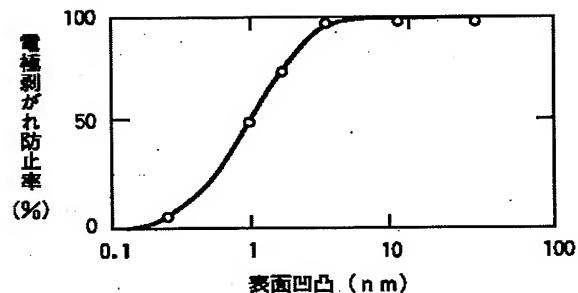
6 p型AlGaInP電流分散層（第二導電型電流分散層）

7 ITO膜（透明導電膜）

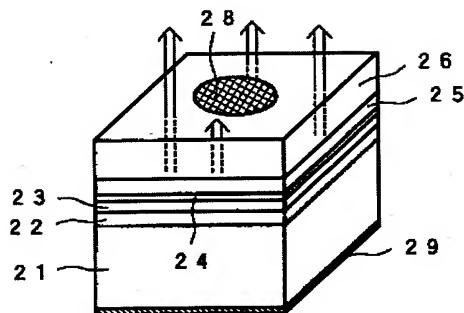
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 柴田 憲治
茨城県日立市日高町5丁目1番1号 日立
電線株式会社日高工場内

F ターム(参考) 4M104 AA05 AA07 BB05 BB11 BB36
DD24 DD51 DD64 DD65 DD75
GG04 HH08
5F041 AA25 AA43 CA04 CA34 CA64
CA88 CA93 CA98 DA07